

Japanese Patent Application Laid-Open Number

Japanese Laid-Open Patent Publication No. H6-104364

[Title of the Invention] LEAD FRAME, METHOD OF MOLDING
SEMICONDUCTOR CHIP USING THE SAME, AND MOLD

[Abstract] (including correction)

[Object] To make uniform the flow of a molding resin in a resin
molded type semiconductor device

[Constitution] When an IC chip 8 is sealed with resin by forming
a dummy lead 6 between the inner leads 5 of a conventional lead
frame, bending the dummy leads 6 upward or downward or bending
alternately upward and downward, and injecting a molding resin
18 using a mold 17, resistance is provided to the molding resin
18 flowing in the inner lead 5 portions by the dummy leads so
that the speed of the molding resin 18 is almost equal to that
of the molding resin 18 flowing over the IC chip 8 and under
the die pad 3.

[Effect] It is possible to prevent the occurrence of voids
caused by the circling of the molding resin flowing in the inner
leads.

[Claims]

[claim 1] A lead frame in which a peripheral portion of a die
pad for mounting a semiconductor chip is surrounded by a
plurality of leads having their tip end portions arranged at
a predetermined space width along the peripheral portion and

being supported by a tie bar, wherein dummy leads, each of which has its tip end portion present between the tip end portions of the leads and has the other end held by the tie bar, are arranged, and a groove is formed in each of the dummy leads.

[claim 2] A method of molding a semiconductor chip, comprising, in fixing a semiconductor chip on the die pad of the lead frame of claim 1 and molding the semiconductor chip and the like using a mold comprising upper and lower molds, sandwiching the lead frame in the upper and lower molds, bending each of the dummy leads at a portion where the groove is formed, and injecting resin, with a resin flow path having resistance, so as to perform transfer molding of the semiconductor chip and the like.

[claim 3] A mold for transfer molding comprising upper and lower molds in each of which a cavity is formed, wherein minute projections are formed at a predetermined space width in the vicinity of a molding line of a press cutting face of the upper or lower mold.

[Detailed Description of the Invention]

[0001]

[Industrial Field of Utilization] The present invention relates to, in performing the resin molding of a semiconductor chip, a lead frame that allows a sealing resin to flow in a mold in a preferred state, a method of molding a semiconductor chip using the same, and the mold.

[0002]

[Prior Art]

[Problems That the Invention is to Solve] Referring to Figs. 9 to 11, a lead frame of prior art and a method of molding a semiconductor chip using the same are described. Fig. 9 is a plan view showing a lead frame of prior art; Fig. 10 is a cross-sectional side view of a resin molded type semiconductor device of prior art; and Figs. 11 are plan views each showing a state in which a semiconductor chip is transfer molded with resin using the lead frame shown in Fig. 9.

[0003] A lead frame Ld of prior art shown in Fig. 9 comprises two frames 29, which extend in parallel at a distance, a die pad 31, which is connected to both frames 29 by suspension leads 30, a plurality of inner leads 33, which have their tip end portions in the proximity of the peripheral portion of the die pad 31, which are provided to surround the die pad 31 at a predetermined space width, and which are supported by a tie bar 32, and the like. Fig. 9 shows only one unit of the lead frame. The portion denoted by reference numeral 30a is a portion bent downward, and therefore, the die pad 31 is depressed.

[0004] The lead frame Ld having such a structure is made by punching or etching a metal plate, for example, a metal band plate of 42% Ni-Fe alloy having a thickness of 0.1 to 0.3 mm.

[0005] A resin molded type semiconductor device Sb shown in Fig. 10 is obtained by die bonding a semiconductor chip 34 onto the die pad 31 of the lead frame Ld, connecting the bonding pads

on a surface of the semiconductor chip 34 (not shown) to the tip end portions of the inner leads 33 with wires 35, and sealing such semiconductor chip 34, wires 35, tip end portions of the inner leads 33, and the like with a resin 36 by a transfer molding method.

[0006] In order to make the flow of the molding resin uniform during this resin molding, a resin thickness 37 over the semiconductor chip 34 and a resin thickness 38 under the die pad 31 are often designed to be equal.

[0007]

[Problems That the Invention is to Solve] However, in the structure of such lead frame Ld of prior art and semiconductor device using the same, as shown in Fig. 9, resin thicknesses 39 and 40 over and under the inner leads 33 are thicker than the resin thickness 37 over the semiconductor chip 34 and the resin thickness 38 under the die pad 31, and therefore, when the molding resin 36 is injected from the direction of arrow Y, as shown in Fig. 11A, the flow of the molding resin flowing in the inner lead 33 portions which have a less flow resistance precedes, so that a void (bubble) 41 remains over the semiconductor chip 34 and under the die pad 31, causing what is called void defects. It is an object of the present invention to provide a lead frame having a structure of preventing the resin flow that facilitates the occurrence of such voids 41, a method of molding a semiconductor chip, and the like.

[0008]

[Means of Solving the Problems] Accordingly, the present invention provides a lead frame in which a peripheral portion of a die pad for mounting a semiconductor chip is surrounded by a plurality of leads having their tip end portions arranged at a predetermined space width along the peripheral portion and being supported by a tie bar, wherein dummy leads, each of which has its tip end portion present between the tip end portions of the leads and has the other end held by the tie bar, are arranged, and a groove is formed in each of the dummy leads, so that these dummy leads are sandwiched in a mold and bent at the groove portions and a molding resin is injected.

[0009]

[Operation] Accordingly, the dummy leads are present in resin flow paths over and under the inner leads, so that flow resistance is formed in the portions. When a molding resin is injected, the resin receives flow resistance in the portions, so that the speed of the resin flow is restrained, and it is possible to make the speed of this resin flow substantially the same as the speed of the resin over the semiconductor chip and under the die pad which originally flows slowly.

[0010]

[Embodiments] Embodiments of the present invention are described below with reference to drawings. Referring Figs. 1 to 8, lead frames of the present invention, methods of molding

a semiconductor chip using the same, and molds are described. Figs. 1 show a first embodiment of the lead frame of the present invention, Fig. 1A is a plan view of the first embodiment, Fig. 1B is a cross-sectional view of a dummy lead on line A-A of Fig. 1A, and Fig. 1C is a cross-sectional view of a dummy lead on line B-B of Fig. 1A; Fig. 2 is a cross-sectional side view showing a state in which a semiconductor chip is fixed in the lead frame of Fig. 1 and the lead frame is attached in a mold for resin molding; Figs. 3 show states in which a molding resin is injected in the state of Fig. 2, Fig. 3A is a plan view showing a state during molding, and Fig. 3B is a plan view showing a state in which molding is completed; Figs. 4 show a second embodiment of the lead frame of the present invention, Fig. 4A is a plan view of the first embodiment, and Fig. 4B is a cross-sectional view of a dummy lead on line A-A of Fig. 4A; Fig. 5 is a cross-sectional side view showing a state in which a semiconductor chip is fixed in the lead frame of Fig. 4 and the lead frame is attached in a mold for resin molding; Figs. 6 show a third embodiment of the lead frame of the present invention, Fig. 6A is a plan view of the first embodiment, and Fig. 6B is a cross-sectional view of a dummy lead on line A-A of Fig. 6A; Fig. 7 is a cross-sectional side view showing a state in which a semiconductor chip is fixed in the lead frame of Fig. 6 and the lead frame is attached in a mold for resin molding; and Fig.

8 is a fragmentary sectional view of a mold, which is one of the present invention.

[0011] A Lead frame La shown in Figs. 1 is used for an SOP type semiconductor device and, as shown in Fig. 1A, comprises two frames 1, which extend in parallel at a distance, a die pad 3, which is connected to both frames 1 by suspension leads 2, a plurality of inner leads 5, which have their tip end portions in the proximity of the peripheral portion of the die pad 3, which are provided to surround the die pad 3 at a predetermined space width, and which are supported by a tie bar 4, and the like. Figs. 1 show only one unit of the lead frame. The portion denoted by reference numeral 2a is a portion bent downward, and therefore, the die pad 3 is depressed.

[0012] In the present invention, dummy leads 6A and 6B, each of which has its tip end portion present between the tip end portions of the inner leads 5 and has the other end held by the tie bar 4, are arranged alternately. As shown in Fig. 1B, a concave groove 7 (hereinafter simply referred to as "groove 7") is formed in a surface of the dummy lead 6A, and the groove 7 is formed in the back surface of the dummy lead 6B. The lead frame La having such a structure is made by punching a 42% Ni-Fe alloy having a thickness of 0.125 mm.

[0013] An IC chip 8 is mounted on the die pad 3 of such lead frame La, and a plurality of terminal pads formed on a surface of the IC chip 8 are connected to the tip end portions of the

inner leads 5 by wires (which are not shown for simplicity of the drawing). As shown in Fig. 2, the lead frame La is located in a mold 17 comprising an upper mold 9 and a lower mold 13 in such a manner that the groove 7 of each of the dummy leads 6A is located at an edge 12 where the joining face 10 of the upper mold 9 and a cavity 11 meet and that the groove 7 of each of the dummy leads 6B is located at an edge 16 where the joining face 14 of the lower mold 13 and a cavity 15 meet, and the lead frame La is clamped.

[0014] When the lead frame La is located in the mold 17 and clamped in this manner, the tip end portions of the dummy leads 6A and 6B bend, with the grooves 7 being centered, due to the clamping force of the mold 17. That is, the tip end portion of the dummy lead 6A bends toward the upper mold 9, and the tip end portion of the dummy lead 6B bends toward the lower mold 13, because, due to the clamping force of the upper and lower molds 9 and 13, a metal surface of the dummy lead, in which the groove 7 is not formed, elongates larger than a metal surface, in which the groove 7 is formed.

[0015] When an 42% Ni-Fe alloy having the above thickness is used for clamping, the bending height H of the tip end portion of the dummy lead is about 0.15 mm. In this case, the distance between the bottom faces of the cavities 11 and 15 of the mold 17, that is, the total resin thickness T of the semiconductor device is 1 mm.

[0016] When a molding resin 18 is injected from the direction of arrow Y, as shown in Fig. 3A, with the lead frame La being clamped in the mold 17 in this manner, the molding resin 18 flowing in the inner lead 5 portions on both sides receives resistance due to both bent dummy leads 6A and 6B, so that it has substantially the same speed as the flow of the molding resin 18 over the IC chip 8 and under the die pad 3, which originally has a large resistance. Therefore, a resin molded type semiconductor device S with no remaining voids can be manufactured (Fig. 3B).

[0017] A second embodiment of the present invention is shown in Figs. 4. This lead frame Lb comprises only the dummy leads 6A in which the groove 7 is formed in the upper face. When the lead frame Lb is mounted in a mold 17A as shown in Fig. 5 and clamped in this mold 17, the tip end portions of the dummy leads 6A all bend upward. Other structure of the lead frame Lb is similar to that of the lead frame La. Such lead frame Lb is useful for use in manufacturing a resin molded type semiconductor device having a structure in which a resin thickness Ta over the inner leads 5 is larger than a resin thickness Tb under the inner leads 5.

[0018] A third embodiment of the present invention is shown in Figs. 6. This lead frame Lc comprises only the dummy leads 6B in which the groove 7 is formed in the lower face. When the

clamped in this mold 17B, the tip end portions of the dummy leads 6B all bend downward. Other structure of the lead frame Lc is also similar to that of the lead frame La. Such lead frame Lc is useful for use in manufacturing a resin molded type semiconductor device having a structure in which the resin thickness Tb under the inner leads 5 is larger than the resin thickness Ta over the inner leads 5.

[0019] In each of the above embodiments, a case where the dummy leads are bent by the clamping force of a mold is mentioned. However, when it is necessary to bend the tip end portions of the dummy leads larger, for example, when it is desired to bend them with a bending height H, in Fig. 2, of about 0.2 mm, it is difficult to bend them with the clamping force of a mold. When it is necessary to bend larger in this manner, in the case where the dummy lead 6A is bent upward as shown in Fig. 8, minute projections 19, which correspond to the grooves 7 of the dummy leads 6A, are formed at the edge 16 of the joining face 14 of the lower mold 13, and the lead frame Lb is sandwiched in such mold 17A and clamped, so that all the dummy leads 6A can surely be bent upward relatively largely.

[0020] When it is necessary to bend all the dummy leads 6B downward relatively largely, the minute projections 19 should be formed at the edge 16 of the joining face 10 of the upper mold 9 for bending. When it is necessary to bend the dummy leads 6A and 6B alternately upward and downward relatively largely,

the minute projections 19, which correspond to the grooves 7 of the dummy leads, should be formed at the edges of the joining faces of the upper and lower molds for bending. It is desirable that the height L of such minute projection 19 is about 0.01-0.05 mm, and such a height is enough.

[0021] Even if the dummy lead bending requires a relatively slight amount of bending as described in the first embodiment, when it is desired to bend positively and surely, bending should be performed using an upper mold and/or a lower mold in which the minute projections 19 as described above are provided.

[0022] While in the above embodiments, the groove 7 is represented by the concave groove, this groove need not be the concave groove, and it may be a V-shaped groove. The concave groove can be formed by half etching, and the V-shaped groove can be formed by V-notching. Therefore, the lead frames of the present invention can be manufactured without changing conventional steps of manufacturing lead frames.

[0023] In addition, since the dummy leads are in the same level as the inner leads before clamping with a mold, the die bonding step, the wire bonding step, and the transport step between these steps can be addressed with conventional techniques of handling lead frames.

[0024] While in the above embodiments, lead frames for SOP type semiconductor devices are illustrated and described, it should be understood that the present invention is not limited to the

lead frames for SOP type semiconductor devices and can also be applied to lead frames for use in QFP type semiconductor devices.

[0025]

[Effect of the Invention] As described above, according to the lead frames of the present invention and methods of manufacturing a semiconductor device using the same, the dummy leads are formed, and the tip end portions of these dummy leads are bent to provide resistance to the molding resin flowing in the inner lead portions, so that the speed of the molding resin flowing in the portions is almost equal to that of the molding resin flowing over the semiconductor chip and under the die pad. Therefore, the occurrence of voids (bubbles) can be prevented. In addition, the lead frames of the present invention can be manufactured without changing conventional steps of manufacturing lead frames. Further, since the dummy leads are in the same level as the inner leads before clamping with a mold, the die bonding step, the wire bonding step, the transport step between these steps, and the like can be addressed with conventional techniques of handling lead frames.

[Brief Explanation of the Drawings]

[Fig. 1] Figs. 1 show a first embodiment of the lead frame of the present invention, Fig. 1A is a plan view of the first embodiment, Fig. 1B is a cross-sectional view of a dummy lead

on line A-A of Fig. 1A, and Fig. 1C is a cross-sectional view of a dummy lead on line B-B of Fig. 1A.

[Fig. 2] Fig. 2 is a cross-sectional side view showing a state in which a semiconductor chip is fixed in the lead frame of Fig. 1 and the lead frame is attached in a mold for resin molding.

[Fig. 3] Figs. 3 show states in which a molding resin is injected in the state of Fig. 2, Fig. 3A is a plan view showing a state during molding, and Fig. 3B is a plan view showing a state in which molding is completed.

[Fig. 4] Figs. 4 show a second embodiment of the lead frame of the present invention, Fig. 4A is a plan view of the first embodiment, and Fig. 4B is a cross-sectional view of a dummy lead on line A-A of Fig. 4A.

[Fig. 5] Fig. 5 is a cross-sectional side view showing a state in which a semiconductor chip is fixed in the lead frame of Fig. 4 and the lead frame is attached in a mold for resin molding.

[Fig. 6] Figs. 6 show a third embodiment of the lead frame of the present invention, Fig. 6A is a plan view of the first embodiment, and Fig. 6B is a cross-sectional view of a dummy lead on line A-A of Fig. 6A.

[Fig. 7] Fig. 7 is a cross-sectional side view showing a state in which a semiconductor chip is fixed in the lead frame of Fig. 6 and the lead frame is attached in a mold for resin molding.

[Fig. 8] Fig. 8 is a fragmentary sectional view of a mold, which is one of the present invention.

[Fig. 9] Fig. 9 is a plan view showing a lead frame of prior art.

[Fig. 10] Fig. 10 is a cross-sectional side view of a resin molded type semiconductor device of prior art.

[Fig. 11] Figs. 11 are plan views each showing a state in which a semiconductor chip is transfer molded with resin using the lead frame shown in Fig. 9.

[Explanation of References]

La: lead frame

Lb: lead frame

Lc: lead frame

S: resin molded type semiconductor device

1: frame

2: suspension lead

3: die pad

4: tie bar

5: inner lead

6: dummy lead

6A: dummy lead

6B: dummy lead

7: groove

8: IC chip

9: upper mold

10: joining face

11: cavity

12: edge
13: lower mold
13A: lower mold
14: joining face
15: cavity
16: edge
17: mold
17A: mold
18: molding resin
19: minute projection

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-104364

(43)公開日 平成6年(1994)4月15日

(51)Int.Cl.⁵
H 01 L 23/50
B 29 C 45/02
45/26
H 01 L 21/56

識別記号 序内整理番号
J 9272-4M
K 9272-4M
7344-4F
7179-4F
T 8617-4M

F I

技術表示箇所

審査請求 未請求 請求項の数3(全7頁) 最終頁に続く

(21)出願番号

特願平4-252941

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(22)出願日

平成4年(1992)9月22日

(72)発明者

小山 寿樹

東京都品川区北品川6丁目7番35号ソニー
株式会社内

(74)代理人 弁理士 高橋 光男

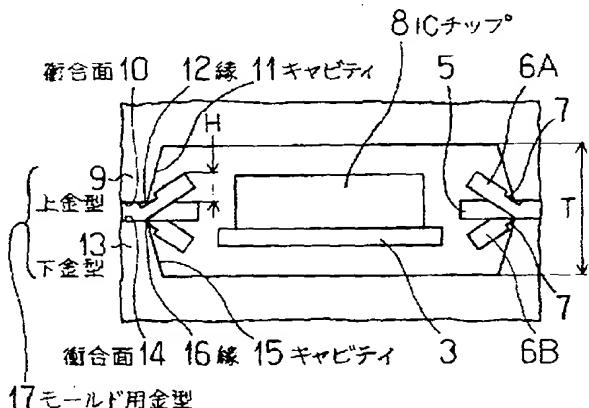
(54)【発明の名称】 リードフレーム、これを用いた半導体チップのモールド方法及びモールド用金型

(57)【要約】 (修正有)

【目的】樹脂封止型半導体装置のモールド樹脂の流れを均一に流れるようにすること。

【構成】従来のリードフレームの各インナーリード5間にダミーリード6を形成し、各ダミーリード6を上側または下側に、或いは上側及び下側に交互に折り曲げて、モールド用金型17を用いてモールド樹脂18を注入し、ICチップ8を樹脂封止した場合に、インナーリード5部を流れるモールド樹脂18に前記ダミーリードで抵抗を与える、そのモールド樹脂18の速さと、ICチップ8上及びダイパッド3下を流れるモールド樹脂18の速さとをほぼ等しくなるようにした。

【効果】インナーリードを流れるモールド樹脂の回り込みによるボイドの発生を防止することができる。



1

【特許請求の範囲】

【請求項1】半導体チップを載置するダイパッドの周辺部を、その周辺部に沿って、先端部が所定の間隔幅で配列され、タイバーに支持された複数のリードが取り囲んだリードフレームにおいて、前記リードの先端部間に先端部が在り、他端が前記タイバーに保持されたダミーリードが配列され、それらの各ダミーリードに溝を形成したことを特徴とするリードフレーム。

【請求項2】請求項1に記載のリードフレームの前記ダイパッドに半導体チップを固定し、この半導体チップなどを上下金型からなるモールド金型を用いてモールドするに当たり、このようなリードフレームを前記上下金型で挟着し、前記各ダミーリードを前記溝が形成された部分で折り曲げ、樹脂流路に抵抗を持たせた状態で樹脂を注入し、前記半導体チップなどをトランスマルトドすることを特徴とする半導体チップのモールド方法。

【請求項3】キヤビティがそれぞれ形成されている上下金型からなるトランスマルトド用金型において、前記上金型または下金型の押切り面のモールドライン近傍に所定の間隔幅で微小突起を形成したことを特徴とするトランスマルトド用金型。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、半導体チップを樹脂モールドするに当たって、封止樹脂がモールド金型内において好ましい状態で流動できるリードフレーム、及びこれを用いた半導体チップのモールド方法、そしてそのモールド用金型に関するものである。

【0002】

【従来の技術】図9乃至図11を用いて従来技術のリードフレーム、及びこれを用いた半導体チップのモールド方法を説明する。図9は従来技術のリードフレームを示した平面図であり、図10は従来技術の樹脂封止型半導体装置の断面側面図であり、そして図11は図9に示したリードフレームを用いて半導体チップを樹脂でトランスマルトドした場合の状態を示した平面図である。

【0003】図9に示した従来技術のリードフレームLdは、並行に離間して延在する2本のフレーム枠29と、両フレーム枠29と吊りリード30によって連結されたダイパッド31と、先端部が前記ダイパッド31の周辺部に近接し、所定の間隔幅でダイパッド31を囲むように設けられ、そしてタイバー32に支持された複数のインナーリード33などから構成されていて、この図9はその一単位だけを示した。符号30aの部分は下方に折り曲げられた部分で、従って前記ダイパッド31はディプレスされた状態になっている。

【0004】このような構成のリードフレームLdは、金属板、例えば、厚さ0.1乃至0.3mmの42%Ni--Feアロイの金属帯板を打ち抜くか、エッチングし

2

て製作されている。

【0005】図10に示した樹脂封止型半導体装置Sbは、前記リードフレームLdのダイパッド31の上に半導体チップ34をダイボンディングし、その半導体チップ34の表面のボンディングパッド(図示していない)と前記インナーリード33の先端部とをワイヤ35で結線し、このような半導体チップ34、ワイヤ35、インナーリード33の先端部などを含めてトランスマルトド法により樹脂36で封止する。

【0006】この樹脂モールドを行う時、モールド樹脂の流動を均一化するために、半導体チップ34上の樹脂肉厚37とダイパッド31下の樹脂肉厚38とが等しくなるように設計することが多い。

【0007】

【発明が解決しようとする課題】しかし、このような従来技術のリードフレームLd及びこれを用いた半導体装置の構造では、図9に示したように、半導体チップ34上の樹脂肉厚37やダイパッド31下の樹脂肉厚38に比べてインナーリード33の上下の樹脂肉厚39、40が厚いため、モールド樹脂36を矢印Yの方向から注入する際、図11Aに示したように、流動抵抗が少ないインナーリード33部を流れるモールド樹脂の流れが先行し、半導体チップ34上及びダイパッド31下にボイド(気泡)41が残り、所謂ボイド不良が発生するという問題がある。この発明は、このようなボイド41の発生を防ぐような樹脂の流動を防止する構造のリードフレーム及び半導体チップのモールド方法などの提供を目的としたものである。

【0008】

【課題を解決するための手段】そのため、この発明のリードフレームは、半導体チップを載置するダイパッドの周辺部に、その周辺部に沿って、先端部が所定の間隔幅で配列され、タイバーに支持された複数のリードが取り囲んだリードフレームにおいて、前記リードの先端部間に先端部が在り、他端が前記タイバーに保持されたダミーリードが配列され、それらの各ダミーリードに溝を形成し、それらのダミーリードをモールド用金型に挟んで、前記溝部分で折り曲げ、モールド樹脂を注入するようにした。

【0009】

【作用】従って、インナーリードの上下の樹脂流路にダミーリードが存在するため、その部分に流動抵抗が形成されたことになり、モールド樹脂が注入されると、その部分で流動抵抗を受けて樹脂の流れの速さが抑えられ、元々流れの速い半導体チップ上及びダイパッド下の樹脂とほぼ同等の速さにすることができる。

【0010】

【実施例】以下、この発明の実施例を図面を用いて説明する。図1乃至図8を用いて、この発明のリードフレーム、これを用いた半導体チップのモールド方法及びモー

ルド用金型を説明する。図1はこの発明のリードフレームの第1の実施例を示し、同図Aはその平面図、同図Bは同図AのA-A線上におけるダミーリードの断面図、同図Cは同図AのB-B線上におけるダミーリードの断面図であり、図2は図1のリードフレームに半導体チップを固定し、樹脂モールドするためにモールド用金型に装着した状態を示す断面側面図であり、図3は図2の状態でモールド樹脂を注入した状態を示し、同図Aはモールドの途中の状態を示す平面図、同図Bはモールドが完了した状態を示す平面図であり、図4はこの発明のリードフレームの第2の実施例を示し、同図Aはその平面図、同図Bは同図AのA-A線上におけるダミーリードの断面図であり、図5は図4のリードフレームに半導体チップを固定し、樹脂モールドするためにモールド用金型に装着した状態を示す断面側面図であり、図6はこの発明のリードフレームの第3の実施例を示し、同図Aはその平面図、同図Bは同図AのA-A線上におけるダミーリードの断面図であり、図7は図6のリードフレームに半導体チップを固定し、樹脂モールドするためにモールド用金型に装着した状態を示す断面側面図であり、そして図8はこの発明の一つであるモールド用金型の一部断面図である。

【0011】図1に示したリードフレームL aはSOP型半導体装置に用いられるものであって、同図Aに示したように、並行に離して延在する2本のフレーム枠1と、両フレーム枠1と吊りリード2によって連結されたダイパッド3と、先端部が前記ダイパッド3の周辺部に近接し、所定の間隔幅でダイパッド3を囲むように設けられ、そしてタイバー4に支持された複数のインナーリード5などから構成されていて、この図1はその一単位だけを示した。符号2aの部分は下方に折り曲げられた部分で、従って前記ダイパッド3はディプレスされた状態になっている。

【0012】そしてこの発明においては、前記各インナーリード5の先端部間に、先端部が在り、他端が前記タイバー4に保持されたダミーリード6 A及び6 Bを交互に配列した。前記ダミーリード6 Aには、同図Bに示したように、そのダミーリード6 Aの表面に凸型の溝7(以下、単に「溝7」と記す)を形成し、また前記ダミーリード6 Bの裏面に溝7を形成した。このような構成のリードフレームL aは、厚さ0.125mmの42%Ni-Feアロイを打ち抜いて製作した。

【0013】このようなリードフレームL aの前記ダイパッド3にICチップ8を載置し、その表面に形成された複数の電極パッドと各インナーリード5の先端部とをワイヤで接続し(図を簡略に表すために図示を省略した)、図2に示したように、前記各ダミーリード6 Aの溝7が上金型9の衝合面10とキャビティ11とが突き合わさる溝12に位置するように、そして前記各ダミーリード6 Bの溝7が下金型13の衝合面14とキャビティ

15とが突き合わさる溝16に位置するように、リードフレームL aを上金型9と下金型13とからなるモールド用金型17に配置し、締結する。

【0014】このようにリードフレームL aをモールド用金型17に配置して締め付けると、そのモールド用金型17の締結力で前記溝7を中心にしてダミーリード6 A及び6 Bの先端部は折れ曲がる。即ち、ダミーリード6 Aの先端部は上金型9の方へ、ダミーリード6 Bの先端部は下金型13の方へ曲がる。これは上下金型9、10、11の締結力によりダミーリードの溝7が形成された面の金属面より溝7が形成されていない面の金属面がより大きく伸びるからである。

【0015】前記厚さの42%Ni-Feアロイを用いて締結した場合、ダミーリードの先端部の曲げ高さHは約0.15mmであった。なお、この場合のモールド用金型17の各キャビティ11、15の底面間の距離、即ち、半導体装置の樹脂肉厚Tは1mmとした。

【0016】このようにリードフレームL aをモールド用金型17で締めつけた状態で、図3Aに示したように、モールド樹脂18を矢印Yの方向から注入すると、溝側方の各インナーリード5部を流れるモールド樹脂18が折れ曲がった両ダミーリード6 A、6 Bによる抵抗を受け、元々抵抗の大きいICチップ8上及びダイパッド3下のモールド樹脂18の流れとほぼ同等の速さになるので、ボイドの残らない樹脂封止型半導体装置Sを製造することができる(図3B)。

【0017】図4にこの発明の第2の実施例を示した。このリードフレームL bは溝7が上面のみに形成されたダミーリード6 Aだけで構成されていて、図5に示したようなモールド用金型17 Aに載置し、このモールド用金型17 Aで締め付けると、ダミーリード6 Aの先端部は全て上側に折れ曲がる。なお、このリードフレームL bの他の構造はリードフレームL aと同様である。このようなリードフレームL bは、インナーリード5上の樹脂肉厚T aがインナーリード5下の樹脂肉厚T bよりも厚い構造の樹脂封止型半導体装置を製造する場合に用いると有用である。

【0018】図6にこの発明の第3の実施例を示した。このリードフレームL cは溝7が下面のみに形成されたダミーリード6 Bだけで構成されていて、図7に示したようなモールド用金型17 Bに載置し、このモールド用金型17 Bで締め付けると、ダミーリード6 Bの先端部は全て下側に折れ曲がる。なお、このリードフレームL cの他の構造もリードフレームL aと同様である。このようなリードフレームL cは、インナーリード5下の樹脂肉厚T bがインナーリード5上の樹脂肉厚T aよりも厚い構造の樹脂封止型半導体装置を製造する場合に用いると有用である。

【0019】前記の各実施例ではダミーリードをモールド用金型の締結力で折り曲げる場合を挙げた。しかし、

ダミーリードの先端部をより大きく折り曲げる必要がある場合、例えば、図2における曲げ高さHを0、2mm程に折り曲げたい場合には、もはやモールド用金型の締結力では曲げることが困難になる。このように大きく折り曲げる必要がある場合には、図8に示したように、ダミーリード6Aを上側に折り曲げる場合は、下金型13の衝合面14の縁16に、前記ダミーリード6Aの溝7に対応して微小突起19を形成し、このようなモールド用金型17AでリードフレームLbを挟み、締め付けることにより、全てのダミーリード6Aを上側に確実に比較的大きく折り曲げができる。

【0020】ダミーリード6Bを全て下側に比較的大きく折り曲げる必要がある場合には、前記微小突起19を上金型9の衝合面10の縁16に形成して折り曲げればよく、またダミーリード6AおもBをそれぞれ交互に上側及び下側に比較的大きく折り曲げる必要がある場合には、上下の金型の衝合面の縁にそれぞれ各ダミーリードの溝7に対応して微小突起19を形成して折り曲げればよい。このような微小突起19の高さLは0、0.1～0.5mm程度が望ましく、またこの程度で十分である。

【0021】ダミーリードの折り曲げが、第1の実施例で説明したような比較的僅かな折り曲げ量で済む場合でも、積極的に、かつ確実に折り曲げたい場合には、前記のような微小突起19を設けた上金型及びまたは下金型を用いて行えよ。

【0022】前記各実施例の溝7は凹型の溝で表したが、この溝は凸型の溝でなくてもよく、V型の溝でもよい。凹型の溝はハーフエッティングで形成することができ、V型の溝はVノッチ加工で形成することができる。従って、この発明のリードフレームは、従来のリードフレームの製造工程を何ら変更することなく製造することができる。

【0023】また、ダミーリードはモールド用金型で締結されるまでインナーリードと同一平面上にあるため、ダイボンディング工程、ワイヤボンディング工程、その間の搬送工程は従来のリードフレームを取り扱う技術で対応することができる。

【0024】前記実施例では、SOP型半導体装置用リードフレームを例示して説明したが、SOP型半導体装置用リードフレームに限定されるものではなく、QFP型半導体装置に用いるリードフレームにも適用できることは言うまでもない。

【0025】

【発明の効果】以上、説明したように、この発明のリードフレーム及びこれを用いた半導体装置の製造方法によれば、ダミーリードを形成し、これらのダミーリードの先端部を折り曲げて、インナーリード部を流れるモールド樹脂に抵抗を与えるようにしたので、その部分を流れるモールド樹脂の速さと半導体チップ上及びダイパッド

下を流れるモールド樹脂との速さが殆ど等しくなり、ボイド(気泡)の発生を防止することができる。また、従来のリードフレームの製造工程を何ら変更することなくこの発明のリードフレームを製造することができる。更にまた、ダミーリードはモールド用金型で締結されるまでインナーリードと同一平面上にあるため、ダイボンディング工程、ワイヤボンディング工程、その間の搬送工程などは従来のリードフレームを取り扱う技術で対応することができるなど、優れた効果が得られる。

10 【図面の簡単な説明】

【図1】この発明のリードフレームの第1の実施例を示し、同図Aはその平面図、同図Bは同図AのA-A線上におけるダミーリードの断面図、同図Cは同図AのB-B線上におけるダミーリードの断面図である。

【図2】図1のリードフレームに半導体チップを固定し、樹脂モールドするためにモールド用金型に装着した状態を示す断面側面図である。

【図3】図2の状態でモールド樹脂を注入した状態を示し、同図Aはモールドの途中の状態を示す平面図、同図Bはモールドが完了した状態を示す平面図である。

【図4】この発明のリードフレームの第2の実施例を示し、同図Aはその平面図、同図Bは同図AのA-A線上におけるダミーリードの断面図である。

【図5】図4のリードフレームに半導体チップを固定し、樹脂モールドするためにモールド用金型に装着した状態を示す断面側面図である。

【図6】この発明のリードフレームの第3の実施例を示し、同図Aはその平面図、同図Bは同図AのA-A線上におけるダミーリードの断面図である。

【図7】図6のリードフレームに半導体チップを固定し、樹脂モールドするためにモールド用金型に装着した状態を示す断面側面図である。

【図8】この発明の一つであるモールド用金型の一部断面図である。

【図9】従来技術のリードフレームを示した平面図である。

【図10】従来技術の樹脂封止型半導体装置の断面側面図である。

【図11】図9に示したリードフレームを用いて半導体チップを樹脂でトランスマルトした場合の状態を示した平面図である。

【符号の説明】

L a リードフレーム

L b リードフレーム

L c リードフレーム

S 樹脂封止型半導体装置

1 フレーム枠

2 吊りリード

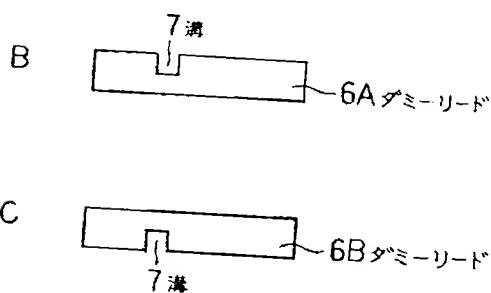
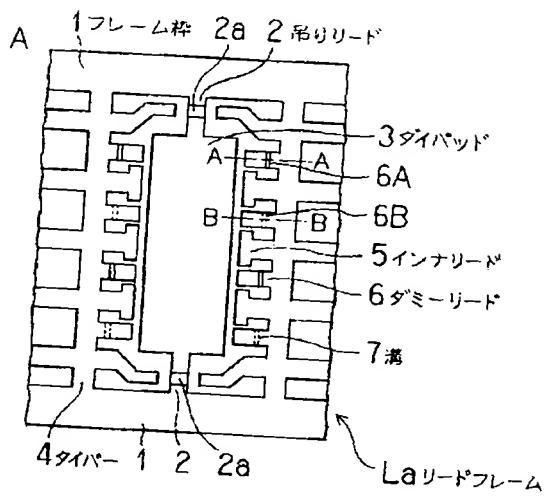
3 ダイパッド

50 4 タイバー

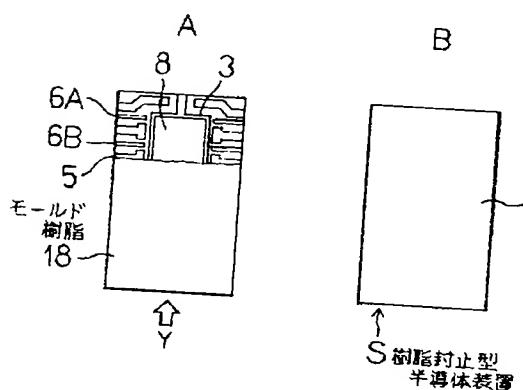
5 インナーリード
 6 ダミーリード
 6A ダミーリード
 6B ダミーリード
 7 溝
 8 ICチップ
 9 上金型
 10 衝合面
 11 キャビティ
 12 縁

13 下金型
 13A 下金型
 14 衝合面
 15 キャビティ
 16 縁
 17 モールド用金型
 17A モールド用金型
 18 モールド樹脂
 19 微小突起

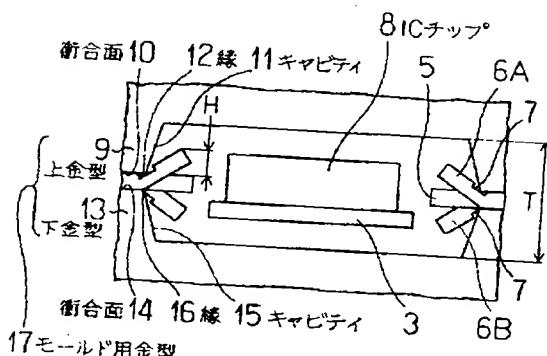
【図1】



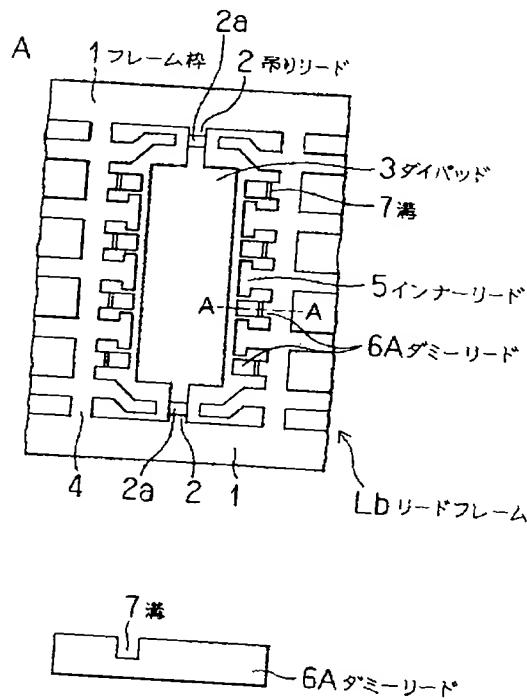
【図3】



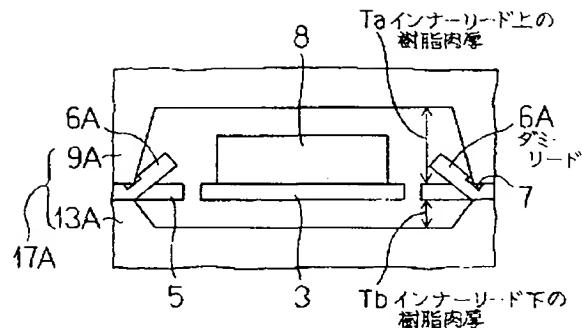
【図2】



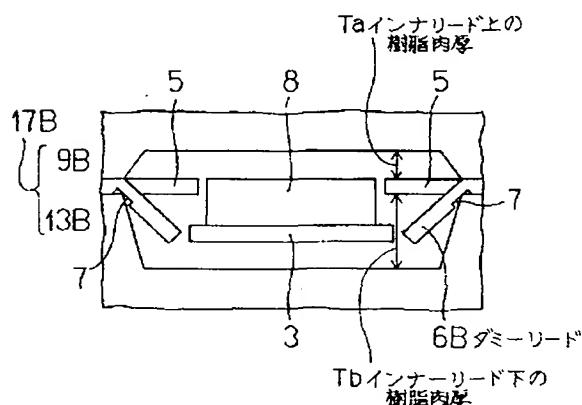
【図4】



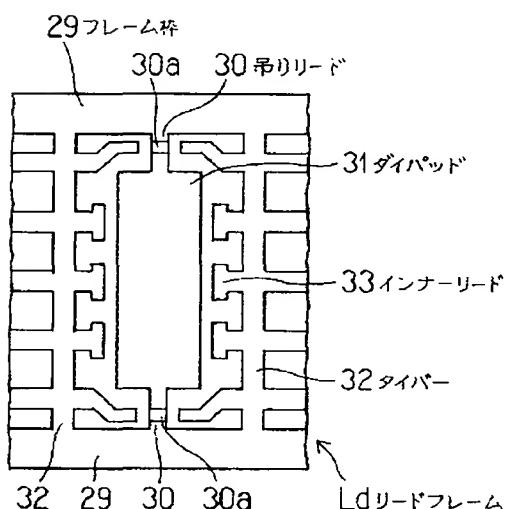
【図5】



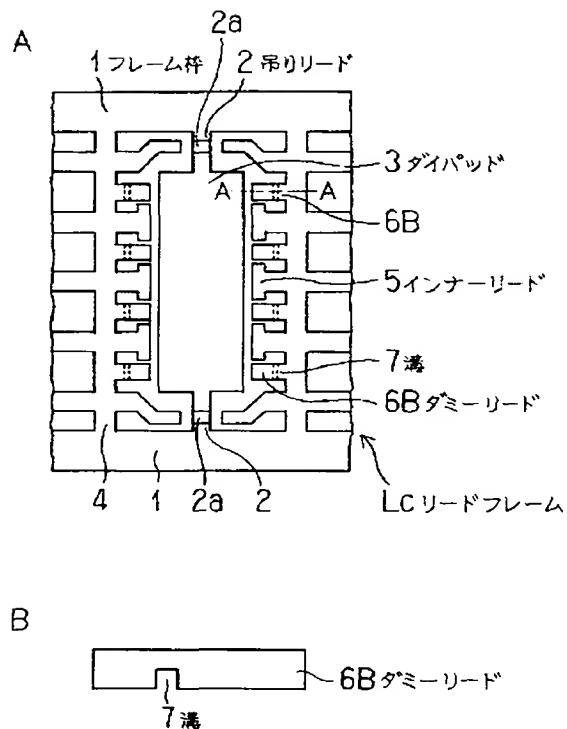
【図7】



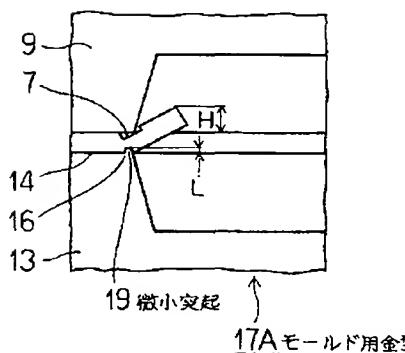
【図9】



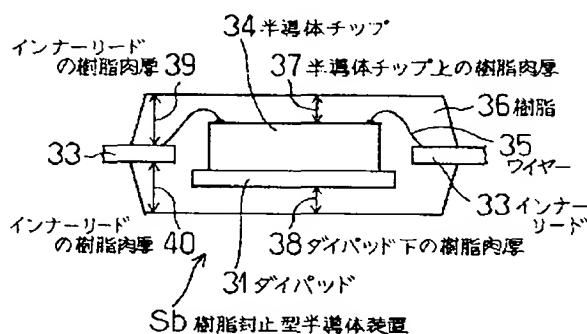
【図6】



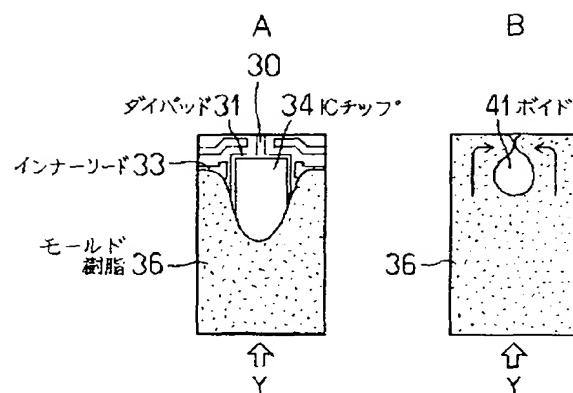
【図8】



【図10】



【図11】



プロジェクトページの続き

(51) Int.C1.5

識別記号 廣内整理番号

F I

技術表示箇所

H 0 1 L 22/28

A 8617-4M

// B 2 9 L 31:34

4F